

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Tsutomu HOSODA, et al.

Serial Number: Not Yet Assigned

Filed: October 29, 2003

Customer No.: 38834

For: SEMICONDUCTOR DEVICE

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

October 29, 2003

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

Japanese Appln. No. 2002-315609 , filed on October 30, 2002

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 50-2866.

Respectfully submitted,
WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP



John P. Kong
Reg. No. 40,054

Atty. Docket No.: 032049
1250 Connecticut Ave, N.W., Suite 700
Washington, D.C. 20036
Tel: (202) 822-1100
Fax: (202) 822-1111
JPK/amr

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年10月30日

出 願 番 号
Application Number:

特願2002-315609

[ST.10/C]:

[JP2002-315609]

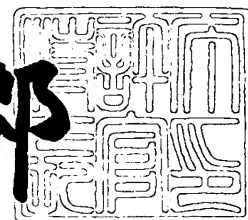
出 願 人
Applicant(s):

富士通株式会社

2003年 3月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3015620

【書類名】 特許願

【整理番号】 0241381

【提出日】 平成14年10月30日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/3205

【発明の名称】 半導体装置

【請求項の数】 10

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 細田 勉

【発明者】

 【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

 【氏名】 山上 朗

【特許出願人】

 【識別番号】 000005223

 【氏名又は名称】 富士通株式会社

【代理人】

 【識別番号】 100087479

 【弁理士】

 【氏名又は名称】 北野 好人

【選任した代理人】

 【識別番号】 100114915

 【弁理士】

 【氏名又は名称】 三村 治彦

【手数料の表示】

 【予納台帳番号】 003300

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0012600

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置

【特許請求の範囲】

【請求項 1】 半導体基板上に形成された第 1 の絶縁膜と、

前記第 1 の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの 3 倍以上である第 1 の配線構造体と、

前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、熱膨張係数が前記第 1 の絶縁膜を構成する絶縁材料の 5 分の 1 以下である絶縁材料により構成された第 2 の絶縁膜と、

前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された第 2 の配線構造体と

を有することを特徴とする半導体装置。

【請求項 2】 半導体基板上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第 1 の絶縁膜と、

前記第 1 の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有する第 1 の配線構造体と、

前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、オルガノシリケートガラスからなる膜を主体とする第 2 の絶縁膜と、

前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された第 2 の配線構造体と

を有することを特徴とする半導体装置。

【請求項 3】 請求項 2 記載の半導体装置において、

前記第 1 の配線構造体は、前記配線部の張り出し部分の長さが前記ビア部の高さの 3 倍以上である

ことを特徴とする半導体装置。

【請求項 4】 請求項 1 乃至 3 のいずれか 1 項に記載の半導体装置において

前記ビア部及び前記配線部は、同一の導電層により構成されている

ことを特徴とする半導体装置。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 項に記載の半導体装置において

前記第 1 の配線構造体及び前記第 2 の配線構造体により、ガードリングの少なくとも一部が構成されている

ことを特徴とする半導体装置。

【請求項 6】 請求項 1 乃至 5 のいずれか 1 項に記載の半導体装置において

前記第 1 の配線構造体及び前記第 2 の配線構造体は、銅を主体とする導電性材料により構成されている

ことを特徴とする半導体装置。

【請求項 7】 請求項 1 乃至 6 のいずれか 1 項に記載の半導体装置において

前記第 1 の絶縁膜は、前記ポリアリルエーテル系樹脂からなる膜と、銅の拡散防止として及び／又は前記ポリアリルエーテル系樹脂からなる膜に対してエッチングストoppaとして機能する膜との積層膜である

ことを特徴とする半導体装置。

【請求項 8】 請求項 1 乃至 7 のいずれか 1 項に記載の半導体装置において

前記第 2 の絶縁膜は、前記オルガノシリケートガラスからなる膜と、銅の拡散防止として及び／又は前記オルガノシリケートガラスからなる膜に対してエッチングストoppaとして機能する膜との積層膜である

ことを特徴とする半導体装置。

【請求項 9】 半導体基板上に形成された第 1 の絶縁膜と、

前記第 1 の絶縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、

前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、熱膨張係数が前記第 1 の絶縁膜を構成する絶縁材料の 5 倍以上である絶縁材料により構成された第 2 の絶縁膜と、

前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された溝状のビ

ア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの3倍以上である第2の配線構造体と

を有することを特徴とする半導体装置。

【請求項10】 半導体基板上に形成され、オルガノシリケートガラスからなる膜を主体とする第1の絶縁膜と、

前記第1の絶縁膜の少なくとも表面側に埋め込まれた第1の配線構造体と、

前記第1の配線構造体が埋め込まれた前記第1の絶縁膜上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第2の絶縁膜と、

前記第2の絶縁膜に埋め込まれ、前記第1の配線構造体に接続された溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有する第2の配線構造体と

を有することを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、低誘電率材料を用いた層間絶縁膜を有する半導体装置に関する。

【0002】

【従来の技術】

半導体装置の製造プロセスでは、一の半導体ウェーハ上に多数の素子を形成した後、半導体ウェーハをダイシングラインに沿って切断し、個々のLSIチップに分離する。このダイシングライン部の側壁には、素子の形成過程で積層した数々の層間絶縁膜の界面が露出する。この界面は水分の浸入経路となり、半導体装置の誤動作や破壊など、信頼性上の問題を引き起こすこともある。また、ダイシングの際の応力や封止樹脂との間の熱膨張係数差に基づく応力等により層間絶縁膜にクラックが発生し、このクラックが水分の浸入経路となることもある。

【0003】

このため、各LSIのチップ周縁部に、ダイシングラインの内側を全周に渡って囲む構造体を設け、層間絶縁膜界面からの水分の浸入や、層間絶縁膜のクラック

クがチップ内部に伝搬するのを防止している。このような構造体は、内部回路を構成する配線層と同一の層からなるダミーパターンを積層することにより構成したものであり、ガードリング、シールリング、耐湿リング等と呼ばれている。水分の浸入やクラックを防止するための構造体は、例えば特許文献 1 乃至 8 に記載されている。

【 0 0 0 4 】

一方、半導体装置の大規模高集積化に伴い、配線の設計ルールも世代と共に縮小化されている。従来、配線層は、配線材料を堆積した後、リソグラフィー及びドライエッチングを用いてパターンニングすることにより形成されてきたが、世代が進むにつれて技術的な限界が生じ始めている。このため、従来の配線層の形成プロセスに代わる新たな形成プロセスとして、層間絶縁膜に溝パターンやホールパターンを形成した後、この溝やホールに配線材料を埋め込む、いわゆるダマシンプロセスと呼ばれる手法が利用されつつある。ダマシンプロセスは、反応性エッチングが困難な銅などの低抵抗材料を用いて配線層を形成することも容易であり、微細パターンを有する低抵抗の配線層を形成するうえで極めて有効である。

【 0 0 0 5 】

また、配線層の微細化に伴って配線間隔も狭まっており、層間絶縁膜を介して構成される寄生容量の増加が半導体装置の高速化を妨げる要因の一つともなっている。そこで、層間絶縁膜として、従来のシリコン酸化膜やシリコン窒化膜よりも誘電率の低い有機系絶縁材料（low-k 材料）を用いることが検討されている。なお、有機系絶縁材料としては、有機 SOG 材料である、ダウ・ケミカル社製の有機系ポリマー SiLK（登録商標）、ハネウェル社製の有機系ポリマー FLARE（登録商標）等が知られている。

【 0 0 0 6 】

【特許文献 1】

特開 2 0 0 0 - 2 3 2 0 8 1 号公報

【特許文献 2】

特開 2 0 0 0 - 2 3 2 1 0 4 号公報

【特許文献 3】

特開 2 0 0 0 - 2 3 2 1 0 5 号公報

【特許文献 4】

特開 2 0 0 0 - 2 7 7 4 6 5 号公報

【特許文献 5】

特開 2 0 0 0 - 2 7 7 7 1 3 号公報

【特許文献 6】

特開 2 0 0 1 - 0 5 3 1 4 8 号公報

【特許文献 7】

特開 2 0 0 1 - 1 6 8 0 9 3 号公報

【特許文献 8】

特開 2 0 0 2 - 1 3 4 5 0 6 号公報

【0 0 0 7】

【発明が解決しようとする課題】

上記有機系絶縁材料などの低誘電率材料は、シロキサン結合を有する従来のシリコン酸化膜を元にした材料と比較して、ヤング率、硬さ、熱膨張率といった物理的特性が大きく異なっている。一般に、低誘電率化を図るには、原子或いは分子といった材料内部の構造変化が必要である。原子間距離或いは分子間距離が増加するほどに誘電率を低くできるが、原子間距離或いは分子間距離の増加は結合力の低下をもたらすことになる。したがって、低誘電率材料を用いて多層配線構造を形成した場合、シロキサン結合を有する従来のシリコン酸化膜を元にした絶縁材料を用いる場合と比較して、層間絶縁膜界面の密着性が低下するとともに、膜自体の機械的強度も低下する。

【0 0 0 8】

このため、低誘電率材料を用いた層間絶縁膜を有する半導体装置は、従来の絶縁膜材料を用いた半導体装置と比較して機械的強度が弱く、ガードリングなど比較的広い領域に導電体が埋め込まれてなる構造体の近傍、特にパターンが鋭角に曲がる角部近傍において、層間絶縁膜にクラックや剥離が生じやすいことが判明した。異なる絶縁材料を主体とする層間絶縁膜を積層した場合、これら層間絶縁膜の界面近傍においてクラックや剥離が更に生じやすかった。

【 0 0 0 9 】

層間絶縁膜に発生したクラックはデバイス機能を損なうものではないが、デバイスの使用中にクラックが拡大するなどし、信頼性上で重大な問題を引き起こすことがある。このため、低誘電率材料を用いた半導体装置においてクラックや剥離を効果的に防止しうる構造及び製造方法が望まれている。

【 0 0 1 0 】

本発明の目的は、低誘電率材料を用いた層間絶縁膜を有する半導体装置に関し、層間絶縁膜界面或いは層間絶縁膜内部にクラックや剥離が生じるのを効果的に防止しうる半導体装置を提供することにある。

【 0 0 1 1 】

【課題を解決するための手段】

上記目的は、半導体基板上に形成された第1の絶縁膜と、前記第1の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が庇状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの3倍以上である第1の配線構造体と、前記第1の配線構造体が埋め込まれた前記第1の絶縁膜上に形成され、熱膨張係数が前記第1の絶縁膜を構成する絶縁材料の5分の1以下である絶縁材料により構成された第2の絶縁膜と、前記第2の絶縁膜に埋め込まれ、前記第1の配線構造体に接続された第2の配線構造体とを有することを特徴とする半導体装置によって達成される。

【 0 0 1 2 】

また、上記目的は、半導体基板上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第1の絶縁膜と、前記第1の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が庇状に張り出した配線部とを有する第1の配線構造体と、前記第1の配線構造体が埋め込まれた前記第1の絶縁膜上に形成され、オルガノシリケートガラスからなる膜を主体とする第2の絶縁膜と、前記第2の絶縁膜に埋め込まれ、前記第1の配線構造体に接続された第2の配線構造体とを有することを特徴とする半導体装置によっても達成される。

【 0 0 1 3 】

また、上記目的は、半導体基板上に形成された第1の絶縁膜と、前記第1の絶

縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、熱膨張係数が前記第 1 の絶縁膜を構成する絶縁材料の 5 倍以上である絶縁材料により構成された第 2 の絶縁膜と、前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの 3 倍以上である第 2 の配線構造体とを有することを特徴とする半導体装置によっても達成される。

【 0 0 1 4 】

また、上記目的は、半導体基板上に形成され、オルガノシリケートガラスからなる膜を主体とする第 1 の絶縁膜と、前記第 1 の絶縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第 2 の絶縁膜と、前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有する第 2 の配線構造体とを有することを特徴とする半導体装置によっても達成される。

【 0 0 1 5 】

【発明の実施の形態】

〔本発明の原理〕

半導体チップの周縁部やヒューズ回路領域の周縁部に設けられるガードリングなど、比較的広い領域に導電体が埋め込まれる領域では、層間絶縁膜にクラックや剥離などが生じやすい。特に、有機系絶縁材料等の低誘電率材料は機械的強度が低いため、このような材料を用いて層間絶縁膜を構成する場合には影響は極めて大きい。

【 0 0 1 6 】

また、熱膨張係数が大きく異なる絶縁材料を、隣接する層間絶縁膜に適用した場合、層間絶縁膜に加わる応力が更に増加し、層間絶縁膜のクラックや剥離が増長されることが本願発明者等により初めて明らかとなった。

【 0 0 1 7 】

以下、ガードリング形状と層間絶縁膜に加わる応力との関係について、応力シミュレーションを行った結果を用いて説明する。

【 0 0 1 8 】

ガードリングを、ビア部と、ビア部上に形成された配線部とを有するリングパターンを積層することにより形成する場合、配線部の両端にそれぞれビア部を配置する構造と、配線部の中央にビア部を配置する構造とが考えられる。

【 0 0 1 9 】

まず、配線部の両端にそれぞれビア部を配置した構造を有するガードリングの場合について説明する。

【 0 0 2 0 】

図 1 (a) は、ビア部を配線部の両端にそれぞれ配置した構造を有するガードリングを示す概略断面図であり、図 1 (b) は図 1 (a) の構造について応力シミュレーションを行った結果を示す図である。図 2 は、ガードリング端部における応力をグラフ化したものである。

【 0 0 2 1 】

シミュレーションに用いたガードリングの構造は、図 1 (a) に示すように、基板 1 0 0 上に 5 層の銅配線層 1 0 4 , 1 0 8 , 1 1 2 , 1 1 6 , 1 2 0 を積層することにより構成したものであり、第 1 ~ 第 4 層目までの銅配線層 1 0 4 , 1 0 8 , 1 1 2 , 1 1 6 が埋め込まれた層間絶縁膜 1 0 2 , 1 0 6 , 1 1 0 , 1 1 4 は、SiC 膜 / SiLK 膜 / SiC 膜の積層構造を想定している。また、第 5 層目の銅配線層 1 2 0 が埋め込まれた層間絶縁膜 1 1 8 は、SiOC 膜 / SiC 膜 / SiOC 膜 / SiC 膜の積層構造を想定している。なお、シミュレーションに用いた構造では、ビア部の幅は $0.14\text{ }\mu\text{m}$ 、配線部の幅は $2\text{ }\mu\text{m}$ とした。各層の膜厚など、シミュレーションに用いた層間絶縁膜の具体的な構造は、後述の実施形態に記載の構造と同様である。

【 0 0 2 2 】

図 1 (b) は図 1 (a) の構造について応力シミュレーションを行った結果であり、明るい領域ほど応力が大きい領域を示している。図 1 (b) に示すように、層間絶縁膜に加えられる応力のピーク位置は、第 4 銅配線層 1 1 6 が埋め込ま

れた層間絶縁膜 114 と第 5 銅配線層 120 が埋め込まれた層間絶縁膜 118 との間の界面付近のガードリング端部（図中、点線部）である。

【0023】

ガードリング端部における応力は、図 2 に示すように、第 4 銅配線層 M4L までは約 50 MPa 以下であるが、第 4 銅配線層 M4L と第 5 銅配線層 M5L との界面近傍では約 200 MPa 以上と、4 倍以上に急激に増加する。なお、図 2 に示すように、配線部の幅が 4 μ m の場合も、応力値はほぼ同様であった。

【0024】

第 4 銅配線層と第 5 銅配線層との間における応力の急激な増加は、層間絶縁膜材料の変化に基づくものであると考えられる。第 1 ～ 第 4 銅配線層までは、SiLK 膜を主体とした層間絶縁膜に埋め込まれ、第 5 銅配線層は SiOC 膜を主体とした層間絶縁膜に埋め込まれている。ここで、SiLK や FLARE などのポリアリルエーテル系樹脂からなる有機系絶縁材料は熱膨張係数が極めて大きく、SiLK の場合で約 60 ppm/K である。これに対し、オルガノシリケートガラスからなる絶縁材料は、SiOC の場合で約 12 ppm/K、SiO₂ の場合で約 0.6 ppm/K であり、ポリアリルエーテル系樹脂からなる絶縁材料と比較して約 5 分の 1 以下である。このため、SiLK 膜を主体とする層間絶縁膜と SiOC 膜を主体とする層間絶縁膜とが隣接する界面近傍に、熱膨張係数差に基づく応力が集中するものと考えられる。

【0025】

次に、配線部の中央にビア部を配置した構造を有するガードリングの場合について説明する。

【0026】

図 3 (a) は、ビア部を配線部の中央に配置した構造のガードリングの構造を示す概略断面図であり、図 3 (b) は図 3 (a) の構造について応力シミュレーションを行った結果を示す断面図である。図 4 は、図 3 (b) における応力のピーク値をグラフ化したものである。

【0027】

シミュレーションに用いたガードリングの構造は、図 3 に示すように、基板 1

00上に5層の銅配線層104, 108, 112, 116, 120を積層することにより構成したものであり、第1～第4層目までの銅配線層104, 108, 112, 116が埋め込まれた層間絶縁膜102, 106, 110, 112は、SiC膜/SiLK膜/SiC膜の積層構造を想定している。また、第5層目の銅配線層120が埋め込まれた層間絶縁膜118は、SiOC膜/SiC膜/SiOC膜/SiC膜の積層構造を想定している。なお、シミュレーションに用いた構造では、ビア部の幅は $0.14\mu\text{m}$ 、配線部の幅は $2\mu\text{m}$ とした。各層の膜厚など、シミュレーションに用いた層間絶縁膜の具体的な構造は、後述の実施形態に記載の構造と同様である。

【0028】

図3(b)に示すように、層間絶縁膜に加わる応力のピーク位置は、第4銅配線層116が埋め込まれた層間絶縁膜114と第5銅配線層120が埋め込まれた層間絶縁膜118との間の界面付近のガードリング端部(図中、点線部)である。この点、図1に示すガードリングの場合と同様である。

【0029】

しかしながら、この領域における応力は、図4(a)に示すように、高くても 100MPa 程度であり、図1に示す構造のガードリングと比較すると応力を約半分以下に押さえることができる。なお、なお、図4(a)に示すように、配線部の幅が $2\mu\text{m}$ より広い場合も、応力値はほぼ同様であった。一方、配線部の幅を $2\mu\text{m}$ よりも狭くしていくと、図4(b)に示すように、応力の値は徐々に増加し、 $0.5\mu\text{m}$ の場合には 150MPa 以上にまで増加した。

【0030】

このように、ポリアリルエーテル系樹脂からなる層間絶縁膜とオルガノシリケートガラスからなる層間絶縁膜とを隣接して設ける場合、層間絶縁膜に加わる応力を低減するためには、少なくともポリアリルエーテル系樹脂からなる層間絶縁膜に埋め込まれた配線層について、配線層の端部を溝状ビアの端部から離間した構造を有するガードリングを適用することが望ましい。配線層の端部を溝状ビアの端部から離間した構造を有するガードリングは、熱膨張係数の大きい側の層間絶縁膜に設ければよく、オルガノシリケートガラスからなる層間絶縁膜に埋め込

まれた配線層については、必ずしも同様の形状とする必要はない。

【 0 0 3 1 】

また、ポリアリルエーテル系樹脂からなる層間絶縁膜とオルガノシリケートガラスからなる層間絶縁膜との上下関係が逆の場合においても、ポリアリルエーテル系樹脂からなる層間絶縁膜に埋め込まれた配線層について、配線層の端部を溝状ビアの端部から離間した構造を有するガードリングを適用することにより、層間絶縁膜に加わる応力を低減することができる。

【 0 0 3 2 】

本願発明者等が検討を行ったところでは、ポリアリルエーテル系樹脂からなる層間絶縁膜とオルガノシリケートガラスからなる層間絶縁膜とを隣接して設ける場合、ビア部の高さとのビア部の側部に張り出す配線部の底部分の長さとの比を3以上、すなわち配線部の底部分の長さをビア部の高さの3倍以上に設定することにより、層間絶縁膜に加わる応力を効果的に低減できることが判った。

【 0 0 3 3 】

但し、層間絶縁膜に加わる応力は、層間絶縁膜の材料、構造及び膜厚、ガードリングの形状等により変動する。また、層間絶縁膜の破壊強度は、層間絶縁膜の材料、構造及び膜厚等により異なる。このため、ガードリングの形状を具体的に規定することは困難である。ガードリングの形状を規定する諸パラメータは、ガードリング端に発生する応力が層間絶縁膜界面或いは層間絶縁膜自体の破壊強度以下になるように、適宜設定することが望ましい。

【 0 0 3 4 】

〔一実施形態〕

本発明の一実施形態による半導体装置について図5を用いて説明する。

【 0 0 3 5 】

図5は本実施形態による半導体装置の構造を示す概略断面図である。

【 0 0 3 6 】

シリコン基板10上には、素子分離膜12が形成されている。素子分離膜12が形成されたシリコン基板10上には、ゲート電極14及びソース／ドレイン拡散層16を有するMOSトランジスタが形成されている。MOSトランジスタが

形成されたシリコン基板 1 0 上には、例えばアンドープ又は P（燐）や B（ボロン）をドーピングした酸化シリコンよりなる層間絶縁膜 1 8 が形成されている。層間絶縁膜 1 8 には、例えばバリアメタルと W（タングステン）とからなるコンタクトプラグ 2 2 が埋め込まれている。

【 0 0 3 7 】

層間絶縁膜 1 8 上には、例えば膜厚 3 0 n m の S i C 膜 2 4 a と、膜厚 4 5 0 n m の S i L K 膜 2 4 b と、膜厚 5 0 n m の S i C 膜 2 4 c との積層構造よりなる層間絶縁膜 2 4 が形成されている。なお、S i C 膜 2 4 a は C u 拡散防止兼エッチングストッパとしての膜であり、S i C 膜 2 4 c は、ハードマスクとしての膜である。

【 0 0 3 8 】

層間絶縁膜 2 4 には、配線溝及びビアホールが形成されており、内部回路領域に配線層 3 8 a が、ダミーパターン形成領域にダミーパターン 3 8 b が、ガードリング形成領域にリングパターン 3 8 c が、それぞれ埋め込まれている。配線層 3 8 a、ダミーパターン 3 8 b 及びリングパターン 3 8 c は、バリアメタル層と C u 層とからなる同一の導電層により構成されている。リングパターン 3 8 c は、ビア部の幅が 0. 1 4 μ m、配線部の幅が 2 μ m である。また、ビア部の高さが 0. 3 μ m、底部分の長さが 1 μ m であり、ビア部の高さに対する底部分の長さの比（底部分の長さ／ビア部の高さ）が約 3. 3 である。

【 0 0 3 9 】

層間絶縁膜 2 4 上には、層間絶縁膜 2 4 と同様の積層構造よりなる層間絶縁膜 4 0、4 4、4 8 が形成されている。層間絶縁膜 4 0 には、層間絶縁膜 2 4 の場合と同様に、配線層 4 2 a、ダミーパターン 4 2 b、リングパターン 4 2 c が埋め込まれている。層間絶縁膜 4 4 には、層間絶縁膜 2 4 の場合と同様に、配線層 4 6 a、ダミーパターン 4 6 b、リングパターン 4 6 c が埋め込まれている。層間絶縁膜 4 8 には、層間絶縁膜 2 4 の場合と同様に、配線層 5 0 a、ダミーパターン 5 0 b、リングパターン 5 0 c が埋め込まれている。リングパターン 4 2 c、4 6 c、5 0 c のパターンサイズは、リングパターン 3 8 c と同じである。

【 0 0 4 0 】

層間絶縁膜 4 8 上には、例えば膜厚 7 0 n m の S i C 膜 5 2 a と、膜厚 3 5 0 n m の S i O C 膜 5 2 b と、膜厚 3 0 n m の S i C 膜 5 2 c と、膜厚 3 7 0 n m の S i O C 膜 5 2 d との積層構造よりなる層間絶縁膜 5 2 が形成されている。なお、S i C 膜 5 2 a は C u 拡散防止用の膜であり、S i C 膜 2 4 c はエッチングストッパとしての膜である。

【 0 0 4 1 】

層間絶縁膜 5 2 には、層間絶縁膜 2 4 の場合と同様に、配線層 6 4 a、ダミーパターン 6 4 b、リングパターン 6 4 c が埋め込まれている。配線層 6 4 a、ダミーパターン 6 4 b 及びリングパターン 6 4 c は、バリアメタル層と C u 層とからなる同一の導電層により構成されている。リングパターン 6 4 c は、ビア部の幅が 0. 2 2 μ m、配線部の幅が 2 μ m である。また、ビア部の高さが 0. 4 μ m、底部分の長さが 1 μ m であり、ビア部の高さに対する底部分の長さの比（底部分の長さ／ビア部の高さ）が約 2. 5 である。

【 0 0 4 2 】

層間絶縁膜 5 2 上には、層間絶縁膜 5 2 と同様の積層構造よりなる層間絶縁膜 6 6, 7 0, 7 4 が形成されている。層間絶縁膜 6 6 には、層間絶縁膜 2 4 の場合と同様に、配線層 6 8 a、ダミーパターン 6 8 b、リングパターン 6 8 c が埋め込まれている。層間絶縁膜 7 0 には、層間絶縁膜 2 4 の場合と同様に、配線層 7 2 a、ダミーパターン 7 2 b、リングパターン 7 2 c が埋め込まれている。層間絶縁膜 7 4 には、層間絶縁膜 2 4 の場合と同様に、配線層 7 6 a、ダミーパターン 7 6 b、リングパターン 7 6 c が埋め込まれている。リングパターン 6 8 c, 7 2 c, 7 6 c のパターンサイズは、ビア部の幅が 0. 2 8 μ m、配線部の幅が 2 μ m である。また、ビア部の高さが 0. 4 μ m、底部分の長さが 1 μ m であり、ビア部の高さに対する底部分の長さの比（底部分の長さ／ビア部の高さ）が約 2. 5 である。

【 0 0 4 3 】

層間絶縁膜 7 4 上には、例えば膜厚 7 0 n m の S i C 膜 7 8 a と、膜厚 5 3 0 n m の S i O₂ 膜 7 8 b と、膜厚 3 0 n m の S i C 膜 7 8 c と、膜厚 8 7 0 n m の S i O₂ 膜 7 8 d との積層構造よりなる層間絶縁膜 7 8 が形成されている。な

お、S i C膜 7 8 aはC u拡散防止用の膜であり、S i C膜 7 8 cはエッチングストoppaとしての膜である。

【 0 0 4 4 】

層間絶縁膜 7 8には、層間絶縁膜 2 4の場合と同様に、配線層 8 0 a、ダミーパターン 8 0 b、リングパターン 8 0 cが埋め込まれている。配線層 8 0 a、ダミーパターン 8 0 b及びリングパターン 8 0 cは、バリアメタル層とC u層とからなる同一の導電層により構成されている。層間絶縁膜 7 8上には、層間絶縁膜 7 8と同様の積層構造よりなる層間絶縁膜 8 2が形成されている。層間絶縁膜 8 2には、層間絶縁膜 2 4の場合と同様に、配線層 8 4 a、ダミーパターン 8 4 b、リングパターン 8 4 cが埋め込まれている。リングパターン 8 0 c、8 4 cのパターンサイズは、ビア部の幅が0. 4 2 μ m、配線部の幅が2 μ mである。また、ビア部の高さが0. 6 μ m、底部分の長さが1 μ mであり、ビア部の高さに対する底部分の長さの比（底部分の長さ／ビア部の高さ）が約1. 7である。

【 0 0 4 5 】

層間絶縁膜 8 2上には、例えば膜厚7 0 n mのS i C膜 8 6 aと、膜厚4 3 0 n mのS i O₂膜 8 6 bとの積層構造よりなる層間絶縁膜 8 6が形成されている。層間絶縁膜 8 6には、例えばバリアメタルとWとからなるコンタクトプラグ 8 8が埋め込まれている。層間絶縁膜 8 6上には、T i N／A l／T i N構造よりなりコンタクトプラグに接続されたリングパターン 9 0 cが形成されている。リングパターン 9 0 cが形成された層間絶縁膜 8 6上には、膜厚9 0 0 n mのS i O₂膜 9 2 aと膜厚5 0 0 n mのS i N膜 9 2 bとの積層構造よりなるカバー膜 9 2が形成されている。

【 0 0 4 6 】

本実施形態による半導体装置では、コンタクトプラグ 2 2、リングパターン 3 8 c、4 2 c、4 6 c、5 0 c、6 4 c、6 8 c、7 2 c、7 6 c、8 0 c、8 4 c、コンタクトプラグ 8 8及びリングパターン 9 0 cが、層厚方向に接続されてなる積層構造体により、ガードリングが構成されている。

【 0 0 4 7 】

ここで、ガードリングを構成する各リングパターンのうち、隣接する層間絶縁

膜の熱膨張係数よりも5倍程度以上大きい熱膨張係数を有する層間絶縁膜に埋め込まれたリングパターンが、溝状に形成されたビア部と、ビア部上に形成され側部がビア部の側部よりも張り出した配線部とを有し、ビア部の高さに対する底部分の長さの比（底部分の長さ／ビア部の高さ）が3以上であり、層間絶縁膜に加わる応力を効果的に低減することができる。したがって、ガードリング端に発生する応力により層間絶縁膜界面或いは層間絶縁膜内部にクラックや剥離が生じるのを効果的に防止することができる。

【0048】

このように、本実施形態によれば、層間絶縁膜に加わる応力を効果的に低減することができ、ガードリング端に発生する応力により層間絶縁膜界面或いは層間絶縁膜内部にクラックや剥離が生じるのを効果的に防止することができる。

【0049】

[変形実施形態]

本発明は上記実施形態に限らず種々の変形が可能である。

【0050】

例えば、上記実施形態では、ポリアリルエーテル系樹脂からなる絶縁材料としてSiLKを用い、オルガノシリケートガラスからなる絶縁材料としてSiOCを用いているが、絶縁材料の組み合わせはこれに限定されるものではない。例えば、ポリアリルエーテル系樹脂としてFLARE等の他の有機系絶縁材料を用い、オルガノシリケートガラスとしてSiO₂を用いてもよい。

【0051】

また、上記実施形態では、銅の拡散防止及びエッチングストoppaとして用いる膜としてSiC膜を適用したが、SiN膜等の他の膜を用いてもよい。

【0052】

また、上記実施形態では、ポリアリルエーテル系樹脂からなる膜を主体とする層間絶縁膜とオルガノシリケートガラスからなる膜を主体とする層間絶縁膜とが隣接する場合を示したが、これら絶縁膜と同様の熱膨張係数差を有する絶縁膜材料が隣接する場合、すなわち一方の絶縁膜材料の熱膨張係数が他方の絶縁膜材料の熱膨張係数の約1／5以下であるような場合においても、本発明によるガード

リングの構造を適用することができる。

【 0 0 5 3 】

また、上記実施形態では、ガードリングを1つ設けた場合を示したが、隣接して2以上のガードリングを配置するようにしてもよい。なお、本願発明者等が検討を行ったところ、ガードリングの数を増加した場合においても、層間絶縁膜に加わる応力はガードリングを1つ設けた場合とほぼ同じであった。したがって、2以上のガードリングを設ける場合においても、本発明の構造を適用することにより層間絶縁膜に加わる応力を効果的に低減することができる。

【 0 0 5 4 】

また、上記実施形態では、本発明をガードリングに適用した場合について説明したが、本発明を適用しうる構造体はガードリングに限定されるものではない。例えば、スパイラルインダクタでは、ガードリングと同様の積層構造体を用いることがある。このような場合、本発明を適用することにより、インダクタ周辺部の層間絶縁膜にクラックや剥離が生じるのを防止することができる。また、ガードリングは、チップ周縁部を囲うガードリングのみならず、例えばヒューズ回路領域を囲うガードリングであっても差し支えない。

【 0 0 5 5 】

以上詳述した通り、本発明の特徴をまとめると以下の通りとなる。

【 0 0 5 6 】

(付記1) 半導体基板上に形成された第1の絶縁膜と、

前記第1の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が底状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの3倍以上である第1の配線構造体と、

前記第1の配線構造体が埋め込まれた前記第1の絶縁膜上に形成され、熱膨張係数が前記第1の絶縁膜を構成する絶縁材料の5分の1以下である絶縁材料により構成された第2の絶縁膜と、

前記第2の絶縁膜に埋め込まれ、前記第1の配線構造体に接続された第2の配線構造体と

を有することを特徴とする半導体装置。

【 0 0 5 7 】

(付記 2) 半導体基板上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第 1 の絶縁膜と、

前記第 1 の絶縁膜に埋め込まれ、溝状のビア部と、前記ビア部上に形成され、端部が庇状に張り出した配線部とを有する第 1 の配線構造体と、

前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、オルガノシリケートガラスからなる膜を主体とする第 2 の絶縁膜と、

前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された第 2 の配線構造体と

を有することを特徴とする半導体装置。

【 0 0 5 8 】

(付記 3) 付記 2 記載の半導体装置において、

前記第 1 の配線構造体は、前記配線部の張り出し部分の長さが前記ビア部の高さの 3 倍以上である

ことを特徴とする半導体装置。

【 0 0 5 9 】

(付記 4) 付記 1 乃至 3 のいずれか 1 項に記載の半導体装置において、

前記ビア部及び前記配線部は、同一の導電層により構成されている

ことを特徴とする半導体装置。

【 0 0 6 0 】

(付記 5) 付記 1 乃至 4 のいずれか 1 項に記載の半導体装置において、

前記第 1 の配線構造体及び前記第 2 の配線構造体により、ガードリングの少なくとも一部が構成されている

ことを特徴とする半導体装置。

【 0 0 6 1 】

(付記 6) 付記 1 乃至 5 のいずれか 1 項に記載の半導体装置において、

前記第 1 の配線構造体及び前記第 2 の配線構造体は、銅を主体とする導電性材料により構成されている

ことを特徴とする半導体装置。

【 0 0 6 2 】

(付記 7) 付記 1 乃至 6 のいずれか 1 項に記載の半導体装置において、
前記第 1 の絶縁膜は、前記ポリアリルエーテル系樹脂からなる膜と、銅の拡散防止として及び／又は前記ポリアリルエーテル系樹脂からなる膜に対してエッチングストップパとして機能する膜との積層膜であることを特徴とする半導体装置。

【 0 0 6 3 】

(付記 8) 付記 1 乃至 7 のいずれか 1 項に記載の半導体装置において、
前記第 2 の絶縁膜は、前記オルガノシリケートガラスからなる膜と、銅の拡散防止として及び／又は前記オルガノシリケートガラスからなる膜に対してエッチングストップパとして機能する膜との積層膜であることを特徴とする半導体装置。

【 0 0 6 4 】

(付記 9) 半導体基板上に形成された第 1 の絶縁膜と、
前記第 1 の絶縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、
前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、熱膨張係数が前記第 1 の絶縁膜を構成する絶縁材料の 5 倍以上である絶縁材料により構成された第 2 の絶縁膜と、
前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された溝状のビア部と、前記ビア部上に形成され、端部が庇状に張り出した配線部とを有し、前記配線部の張り出し部分の長さが前記ビア部の高さの 3 倍以上である第 2 の配線構造体と
を有することを特徴とする半導体装置。

【 0 0 6 5 】

(付記 1 0) 半導体基板上に形成され、オルガノシリケートガラスからなる膜を主体とする第 1 の絶縁膜と、
前記第 1 の絶縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、
前記第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、ポリアリルエーテル系樹脂からなる膜を主体とする第 2 の絶縁膜と、

前記第 2 の絶縁膜に埋め込まれ、前記第 1 の配線構造体に接続された溝状のビア部と、前記ビア部上に形成され、端部が庇状に張り出した配線部とを有する第 2 の配線構造体と

を有することを特徴とする半導体装置。

【 0 0 6 6 】

(付記 1 1) 付記 2 又は 1 0 記載の半導体装置において、
前記ポリアリルエーテル系樹脂からなる膜は、S i L K 膜又は F L A R E 膜である

ことを特徴とする半導体装置。

【 0 0 6 7 】

(付記 1 2) 付記 2 又は 1 0 記載の半導体装置において、
前記オルガノシリケートガラスからなる膜は、S i O C 膜又は S i O₂ 膜である

ことを特徴とする半導体装置。

【 0 0 6 8 】

(付記 1 3) 付記 7 記載の半導体装置において、
銅の拡散防止として及び／又は前記ポリアリルエーテル系樹脂からなる膜に対してエッチングストoppaとして機能する膜は、S i C 膜又は S i N 膜である

ことを特徴とする半導体装置。

【 0 0 6 9 】

(付記 1 4) 付記 8 記載の半導体装置において、
銅の拡散防止として及び／又は前記オルガノシリケートガラスからなる膜に対してエッチングストoppaとして機能する膜は、S i C 膜又は S i N 膜である

ことを特徴とする半導体装置。

【 0 0 7 0 】

【発明の効果】

以上の通り、本発明によれば、ポリアリルエーテル系樹脂からなる膜を主体とする第 1 の絶縁膜と、第 1 の絶縁膜の少なくとも表面側に埋め込まれた第 1 の配線構造体と、第 1 の配線構造体が埋め込まれた前記第 1 の絶縁膜上に形成され、

オルガノシリケートガラスからなる膜を主体とする第2の絶縁膜と、第2の絶縁膜に埋め込まれ、第1の配線構造体に接続された溝状のビア部と、ビア部上に形成され、端部が庇状に張り出した配線部とを有する第2の配線構造体とを有するようにガードリングを構成するので、層間絶縁膜に加わる応力を効果的に低減することができ、ガードリング端に発生する応力により層間絶縁膜界面或いは層間絶縁膜内部にクラックや剥離が生じるのを効果的に防止することができる。

【図面の簡単な説明】

【図1】

応力シミュレーションに用いた半導体装置の構造及び応力シミュレーションの結果を示す図（その1）である。

【図2】

図1の半導体装置のガードリング端部における応力の高さ方向の変化を示すグラフである。

【図3】

応力シミュレーションに用いた半導体装置の構造及び応力シミュレーションの結果を示す図（その2）である。

【図4】

図3の半導体装置のガードリング端部における応力の高さ方向の変化を示すグラフである。

【図5】

本発明の一実施形態による半導体装置の構造を示す概略断面図である。

【符号の説明】

10…シリコン基板

12…素子分離膜

14…ゲート電極

16…ソース／ドレイン拡散層

18, 24, 40, 44, 48, 52, 66, 70, 74, 78, 82, 86…
層間絶縁膜

22, 88…コンタクトプラグ

2 4 a, 2 4 c, 5 2 a, 5 2 c, 7 8 a, 7 8 c, 8 6 a…S i C 膜

2 4 b…S i L K 膜

3 8 a, 4 2 a, 4 6 a, 5 0 a, 6 4 a, 6 8 a, 7 2 a, 7 6 a, 8 0 a,

8 8 a…配線層

3 8 b, 4 2 b, 4 6 b, 5 0 b, 6 4 b, 6 8 b, 7 2 b, 7 6 b, 8 0 b,

8 8 b…ダミーパターン

3 8 c, 4 2 c, 4 6 c, 5 0 c, 6 4 c, 6 8 c, 7 2 c, 7 6 c, 8 0 c,

8 8 c, 9 0 c…リングパターン

5 2 b, 5 2 d…S i O C 膜

7 8 b, 7 8 d…S i O₂ 膜

9 2…カバー膜

1 0 0…基板

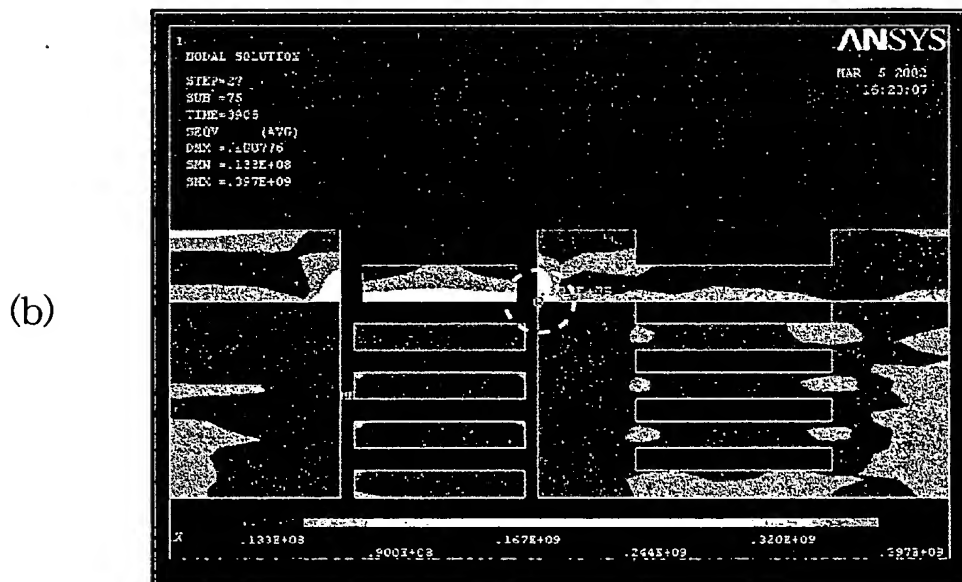
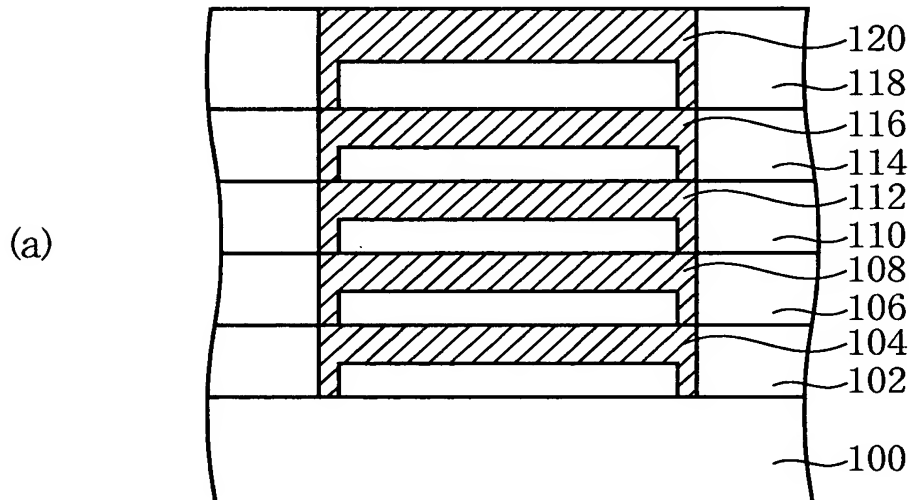
1 0 2, 1 0 6, 1 1 0, 1 1 4, 1 1 8…層間絶縁膜

1 0 4, 1 0 8, 1 1 2, 1 1 6, 1 2 0…配線層

【書類名】 図面

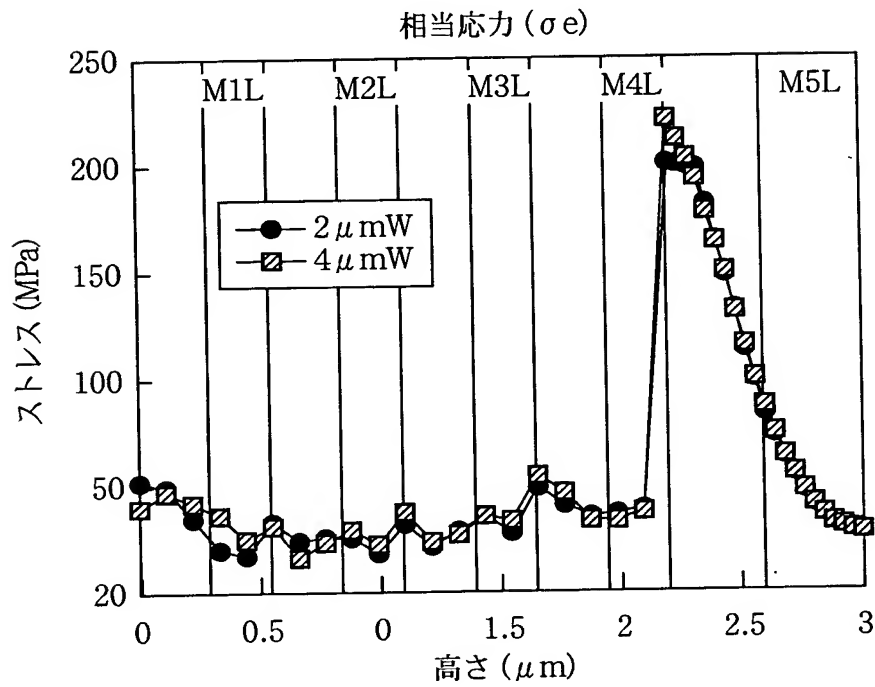
【図 1】

応力シミュレーションに用いた半導体装置の構造及び
応力シミュレーションの結果を示す図 (その1)



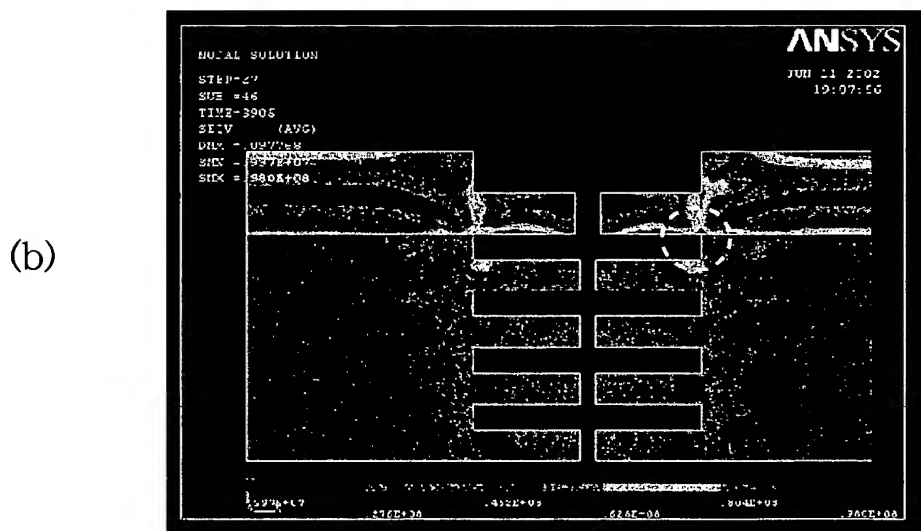
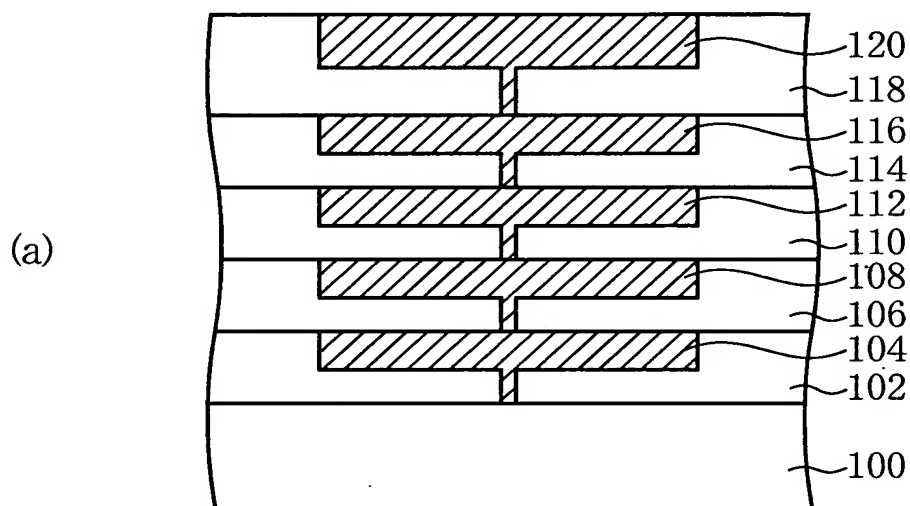
【図 2】

図1の半導体装置のガードリング端部における
応力の高さ方向の変化を示すグラフ



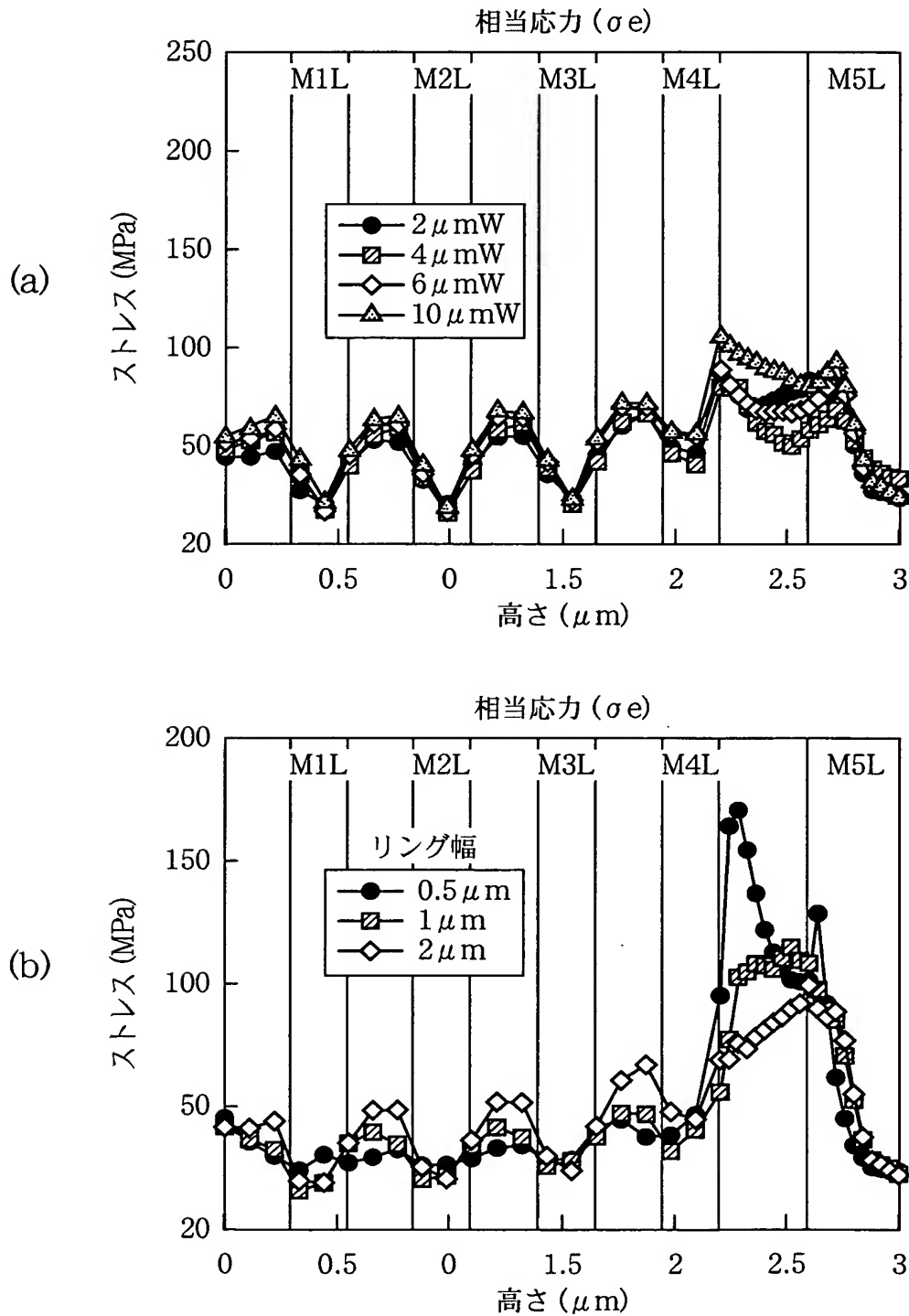
【図 3】

応力シミュレーションに用いた半導体装置の構造及び
応力シミュレーションの結果を示す図 (その2)



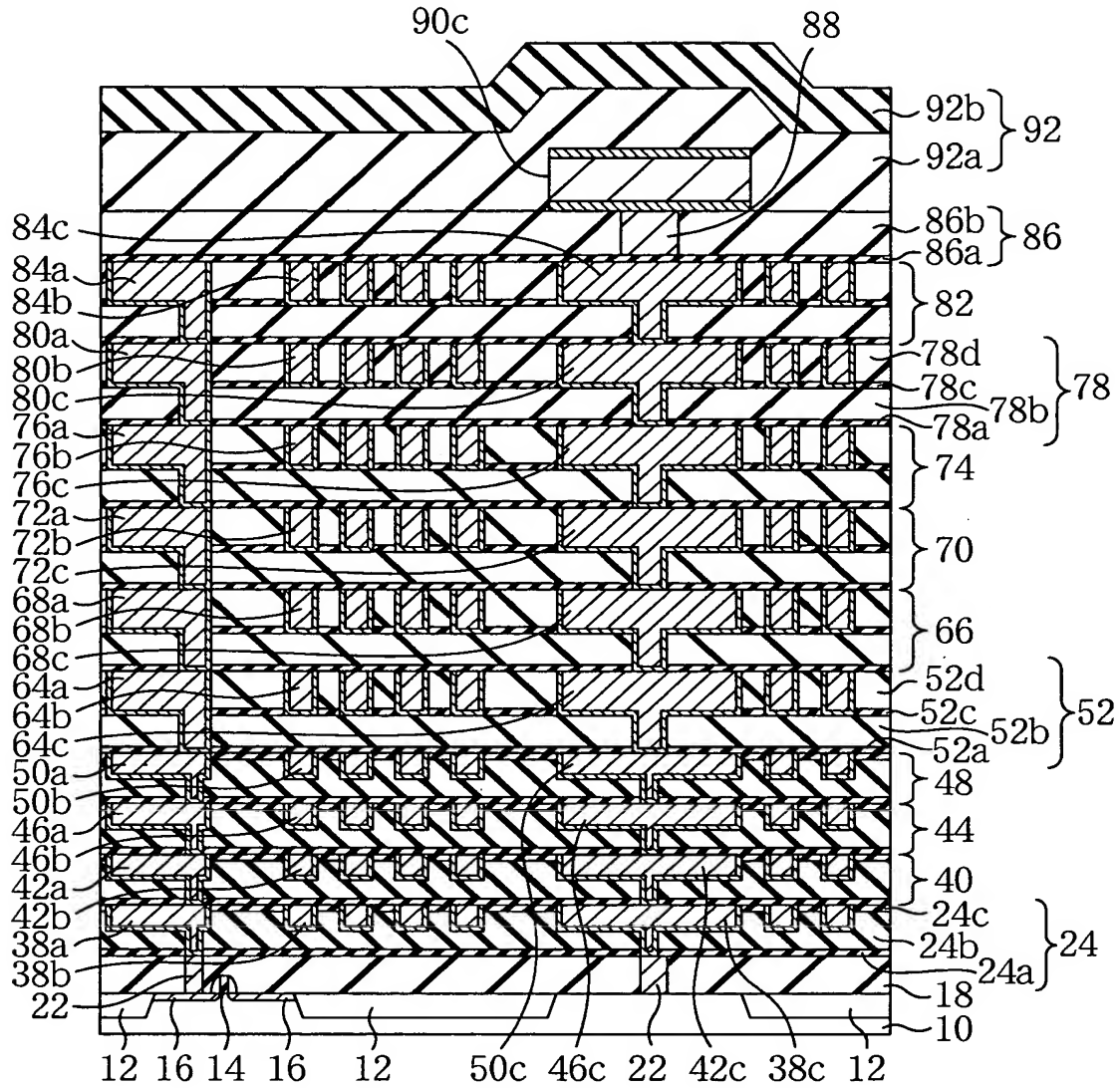
【図 4】

図3の半導体装置のガードリング端部における
応力の高さ方向の変化を示すグラフ



【図 5】

本発明の一実施形態による半導体装置の構造を示す概略断面図



【書類名】 要約書

【要約】

【課題】 低誘電率材料を用いた層間絶縁膜を有する半導体装置に関し、層間絶縁膜界面或いは層間絶縁膜内部にクラックや剥離が生じるのを効果的に防止する半導体装置を提供する。

【解決手段】 ポリアリルエーテル系樹脂からなる膜を主体とする絶縁膜 1 1 4 と、絶縁膜 1 1 4 に埋め込まれ、溝状のビア部と、ビア部上に形成され、端部が底状に張り出した配線部とを有する配線構造体 1 1 6 と、配線構造体 1 1 6 が埋め込まれた絶縁膜 1 1 4 上に形成され、オルガノシリケートガラスからなる膜を主体とする絶縁膜 1 1 8 と、絶縁膜 1 1 8 に埋め込まれ、配線構造体 1 1 6 に接続された配線構造体 1 2 0 とを有する。これにより、絶縁膜に加わる応力が低減され、配線構造体端に発生する応力により絶縁膜界面或いは絶縁膜内部にクラックや剥離が生じるのを効果的に防止することができる。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 2 2 3]

1. 変更年月日 1 9 9 6 年 3 月 2 6 日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号

氏 名 富士通株式会社